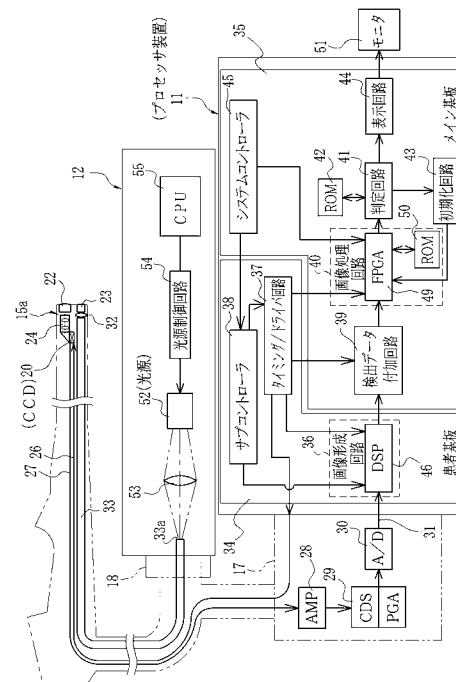




## 【特許請求の範囲】

## 【請求項 1】

内視鏡の撮像手段で得られる撮像信号から画像データを形成し、形成した画像データに画像処理を施す画像処理手段を備えた内視鏡のプロセッサ装置において、

前記画像データの形成、または前記画像処理のうち少なくとも 1 つの処理を行う前に、前記撮像信号、または前記画像データに検出データを付加する検出データ付加手段と、

前記画像データの形成、または前記画像処理のうち少なくとも 1 つの処理を行った後に、前記画像データを所定の判定データと照合して、前記画像処理手段に異常があるか否かを判定する判定手段と、

前記判定手段により、異常ありと判定されたとき、前記画像処理手段を初期化する初期化手段とを備えたことを特徴とする内視鏡のプロセッサ装置。 10

## 【請求項 2】

前記画像処理手段は、複数種の前記画像処理を実行可能に構成されており、

前記複数種の前記画像処理毎に対応する前記判定データが格納される判定データ格納手段を備え、

前記判定手段は、前記画像処理の内容に応じた前記判定データを前記判定データ格納手段から読み出して、前記判定を行うことを特徴とする請求項 1 記載の内視鏡のプロセッサ装置。

## 【請求項 3】

前記検出データは、前記画像データを形成する際の垂直同期のずれを判定するためのものであり、 20

前記初期化手段は、前記垂直同期のタイミングで前記初期化を行うことを特徴とする請求項 1 または 2 記載の内視鏡のプロセッサ装置。

## 【請求項 4】

前記画像処理手段は、論理回路の書き換えが不可能な非プログラマブル集積回路を有し、

前記初期化手段は、前記非プログラマブル集積回路にリセット処理を施すことを特徴とする請求項 1 ないし 3 いずれか記載の内視鏡のプロセッサ装置。

## 【請求項 5】

前記画像処理手段は、論理回路プログラムを読み込むことにより論理回路の書き換えが可能なプログラマブル集積回路を有し、 30

前記初期化手段は、前記プログラマブル集積回路に前記論理回路プログラムを再読み込みさせることを特徴とする請求項 1 ないし 4 いずれか記載の内視鏡のプロセッサ装置。

## 【請求項 6】

前記検出データ付加手段は、前記プログラマブル集積回路を有し、

前記初期化手段は、前記画像処理手段の前記プログラマブル集積回路に加えて、前記検出データ付加手段の前記プログラマブル集積回路に前記論理回路プログラムを再読み込みさせることを特徴とする請求項 5 記載の内視鏡のプロセッサ装置。

## 【請求項 7】

前記プログラマブル集積回路は、FPGA (Field Programmable Gate Array) であることを特徴とする請求項 5 または 6 記載の内視鏡のプロセッサ装置。 40

## 【請求項 8】

前記検出データ付加手段は、前記画像データで表される画像の無効表示領域に、前記検出データを付加することを特徴とする請求項 1 ないし 7 いずれか記載の内視鏡のプロセッサ装置。

## 【請求項 9】

前記画像処理手段は、前記画像データの形成を行う画像形成部と、前記画像処理を行う画像処理部とから構成され、これらは別の基板に設けられていることを特徴とする請求項 1 ないし 8 いずれか記載の内視鏡のプロセッサ装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、内視鏡の撮像手段で得られる撮像信号から画像を形成及び画像処理を施す内視鏡のプロセッサ装置に関する。

## 【背景技術】

## 【0002】

内視鏡のプロセッサ装置は、内視鏡の撮像手段（CCD等の固体撮像素子）で被検体内を撮像した撮像信号を取り込み、この撮像信号から画像データを形成し、さらに形成した画像データにノイズ軽減やブレ補正、色補正や、ホワイトバランス補正などの画像処理、あるいは輪郭強調、色強調などの特殊な画像処理を行って出力し、モニタに画像を表示させる。

10

## 【0003】

プロセッサ装置では、上述した画像データの形成や画像処理を実行するために、例えば特許文献1に記載されているように、FPGA（Field Programmable Gate Array）などのプログラマブル集積回路を用いている。プログラマブル集積回路は、画像データの形成や画像処理を実行するために独自の回路を設計する必要が無く、予め記憶された論理回路プログラムを読み込むことで論理回路が自由に書き換えられ、上述した複数種の処理をワンチップで実行することができる。またプロセッサ装置の仕様に合わせた論理回路の変更も容易に行うことができる。

【特許文献1】特開2005-152368号公報

20

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

しかしながら、プログラマブル集積回路は、外的なノイズの影響を受けて論理回路が破壊されることがある。特に内視鏡を用いた手術中は、電気メスなど高電圧で駆動される器具を使用することがあるので、ノイズの影響を受け易い。論理回路データが破壊されると、画像に乱れが生じたり、画像が出力されなくなって被検体内の観察が困難になる。この場合、一度電源を落として再投入することで、プログラマブル集積回路に論理回路が再構築され、画像を観察することが可能となるが、電源を落として再投入し、画像が表示されるまでに長い時間が掛かる。この間は患者の体内視野を確保できていないため、不測の事態が生じてでも対処することができず、患者を危険な状態にさらすことになる。

30

## 【0005】

また、画像データを形成する際には、水平同期、垂直同期をとりつつ形成を行うが、ノイズの影響で画像データを形成する回路の垂直同期を管理する部分が誤動作すると、フレームの切り替わりにずれが生じて画像データを正確に形成することができなくなり、上記同様の不具合が生じる。

## 【0006】

この問題に対処する方法として、フレームの切り替わりを確実に認識させるために、垂直同期のタイミングで画像形成回路にソフト的なリセット処理を施すことが考えられる。しかしながら、この考えは、動画のみを取り扱う、垂直同期信号が定期的に入力される処理系が前提であり、内視鏡システムは、動画だけでなく静止画も扱うので、垂直同期のタイミング毎にソフト的なリセット処理を施す機能は設けられていない。

40

## 【0007】

このため、画像形成回路に誤動作が発生した場合は、ハード的なリセット処理を施すしかないが、ハード的なリセット処理は、動画にして数フレーム分の時間が掛かるので、ハード的なリセット処理を垂直同期のタイミング毎に行うことは、非現実的である。

## 【0008】

本発明は、上記事情を考慮してなされたものであり、画像処理が正常に実行されている状態に容易に復帰することが可能で、ノイズの影響を受けることなく安定した画像表示を行うことができる内視鏡のプロセッサ装置を提供することを目的とする。

50

## 【課題を解決するための手段】

## 【0009】

上記目的を達成するために、本発明の内視鏡のプロセッサ装置は、内視鏡の撮像手段で得られる撮像信号から画像データを形成し、形成した画像データに画像処理を施す画像処理手段を備えた内視鏡のプロセッサ装置において、前記画像データの形成、または前記画像処理のうち少なくとも1つの処理を行う前に、前記撮像信号、または前記画像データに検出データを付加する検出データ付加手段と、前記画像データの形成、または前記画像処理のうち少なくとも1つの処理を行った後に、前記画像データを所定の判定データと照合して、前記画像処理手段に異常があるか否かを判定する判定手段と、前記判定手段により、異常ありと判定されたとき、前記画像処理手段を初期化する初期化手段とを備えたことを特徴とする。

10

## 【0010】

前記画像処理手段は、複数種の前記画像処理を実行可能に構成されており、前記複数種の前記画像処理毎に対応する前記判定データが格納される判定データ格納手段を備え、前記判定手段は、前記画像処理の内容に応じた前記判定データを前記判定データ格納手段から読み出して、前記判定を行うことが好ましい。

## 【0011】

前記検出データは、前記画像データを形成する際の垂直同期のずれを判定するためのものであり、前記初期化手段は、前記垂直同期のタイミングで前記初期化を行うことが好ましい。

20

## 【0012】

なお、前記画像処理手段は、論理回路の書き換えが不可能な非プログラマブル集積回路を有し、前記初期化手段は、前記非プログラマブル集積回路にリセット処理を施すことが好ましい。

## 【0013】

また、前記画像処理手段は、論理回路プログラムを読み込むことにより論理回路の書き換えが可能なプログラマブル集積回路を有し、前記初期化手段は、前記プログラマブル集積回路に前記論理回路プログラムを再読み込みさせることが好ましい。さらにまた、前記検出データ付加手段は、前記プログラマブル集積回路を有し、前記初期化手段は、前記画像処理手段の前記プログラマブル集積回路に加えて、前記検出データ付加手段の前記プログラマブル集積回路に前記論理回路プログラムを再読み込みさせることが好ましい。

30

## 【0014】

前記プログラマブル集積回路は、FPGA (Field Programmable Gate Array) であることが好ましい。前記検出データ付加手段は、前記画像データで表される画像の無効表示領域に、前記検出データを付加することが好ましい。

## 【0015】

また、前記画像処理手段は、前記画像データの形成を行う画像形成部と、前記画像処理を行う画像処理部とから構成され、これらは別の基板に設けられていることが好ましい。

## 【発明の効果】

## 【0016】

本発明の内視鏡のプロセッサ装置によれば、撮像信号、または画像データに検出データを付加して、画像データの形成、または画像処理のうち少なくとも1つの処理を行った後に、画像データを所定の判定データと照合して、画像処理手段に異常があるか否かを判定し、異常ありと判定されたとき、画像処理手段を初期化するので、装置自体の電源を再投入したり、ハード的なリセット処理をするよりも容易に画像処理が正常に実行されている状態に復帰することが可能であり、ノイズの影響を受けることなく安定した画像表示を行うことができる。

40

## 【発明を実施するための最良の形態】

## 【0017】

図1において、電子内視鏡システム2は、電子内視鏡10と、プロセッサ装置11と、

50

光源装置 1 2 とから構成される。プロセッサ装置 1 1 の前面には、電子内視鏡システム 2 全体の電源をオン／オフするための電源スイッチ 1 3 が設けられ、光源装置 1 2 の前面には、光源 5 2 (図 2 参照) を点灯／消灯するための点灯スイッチ 1 4 が設けられている。電子内視鏡 1 0 は、体腔内に挿入される可撓性の挿入部 1 5 と、挿入部 1 5 の基端部分に連設された操作部 1 6 と、プロセッサ装置 1 1 に接続される通信用コネクタ 1 7 と、光源装置 1 2 に接続される光源用コネクタ 1 8 と、操作部 1 6 とコネクタ 1 7, 1 8 とを繋ぐユニバーサルコード 1 9 とを備えている。プロセッサ装置 1 1 は、電子内視鏡 1 0 及び光源装置 1 2 と電氣的に接続しており、電子内視鏡システム 2 全体の動作を統括的に制御する。

#### 【0018】

挿入部 1 5 の先端には、体腔内撮影用の CCD 2 0 (図 2 参照) などが内蔵された先端部 1 5 a が連設されている。先端部 1 5 a の後方には、複数の湾曲駒を連結した湾曲部 1 5 b が設けられている。湾曲部 1 5 b は、操作部 1 6 に設けられたアングルノブ 2 1 が操作されて、挿入部 1 5 内に挿設されたワイヤが押し引きされることにより、上下左右方向に湾曲動作する。これにより、先端部 1 5 a が体腔内の所望の方向に向けられる。

#### 【0019】

図 2 において、先端部 1 5 a には、観察窓 2 2、照明窓 2 3 が設けられている。観察窓 2 2 の奥には、被検体内の像光を取り込むための光学系 2 4 が取り付けられ、さらに光学系 2 4 の奥には、CCD 2 0 が取り付けられている。CCD 2 0 は、例えばインターライントランスファ型の構造で、さらにハニカム配列の画素配置となっている。なお、撮像素子としては、ハニカム配列の CCD 2 0 に限らず、ベイヤー配列の CCD でもよく、また CCD に限らず、CMOS を用いてもよい。

#### 【0020】

図 3 において、ハニカム配列の CCD 2 0 は、画素を構成する受光部 2 5 を一列ごとに半ピッチずらして市松格子 (ハニカム) 状に配列している。受光部 2 5 には、カラーフィルタがそれぞれ設けられている。符号 R, G, B は、受光部 2 5 にそれぞれ配置されたカラーフィルタが透過させる色で、R は赤、G は緑、B は青をそれぞれ示す。この CCD 2 0 では、G のカラーフィルタが水平方向に並ぶ列と、R、B のカラーフィルタが 1 つおきに水平方向に並ぶ列とが、交互に配されている。CCD 2 0 に被写体光が入射されると、カラーフィルタを透過して R, G, B の被写体光が受光部 2 5 にそれぞれ入射し、受光部 2 5 が光電変換して生成した信号電荷が蓄積される。そして、後述するタイミング／ドライバ回路 3 7 の読み出しパルスに応じて信号電荷を垂直転送し、さらに水平転送して撮像信号が出力される。

#### 【0021】

図 2 に戻って、CCD 2 0 には、挿入部 1 5、操作部 1 6、ユニバーサルコード 1 9 の内部を通る信号ライン 2 6, 2 7 が接続されている。信号ライン 2 6 は、ユニバーサルコード 1 9 及び通信用コネクタ 1 7 を介してプロセッサ装置 1 1 に接続される。

#### 【0022】

通信用コネクタ 1 7 の内部には、信号ライン 2 7 と接続された増幅器 (以下、AMP と略す) 2 8 と、相関二重サンプリング／プログラマブルゲインアンプ (以下、CDS/PGA と略す) 2 9 と、A/D 変換器 (以下、A/D と略す) 3 0 とが設けられている。AMP 2 8 は、CCD 2 0 から出力された撮像信号に所定のゲインで増幅を施し、これを CDS/PGA 2 9 に出力する。

#### 【0023】

CDS/PGA 2 9 は、AMP 2 8 で増幅された撮像信号に相関二重サンプリングを施してノイズ低減し、A/D 3 0 に出力する。A/D 3 0 は、CDS/PGA 2 9 から出力されたアナログの撮像信号を、デジタルの撮像信号に変換して出力する。A/D 3 0 から出力されたデジタルの撮像信号は、信号ライン 3 1 を介してプロセッサ装置 1 1 に送られる。

#### 【0024】

10

20

30

40

50

照明窓 23 の奥には、照射レンズ 32 が設けられる。この照射レンズ 32 には、ライトガイド 33 の出射端が面している。ライトガイド 33 は、挿入部 15、操作部 16、ユニバーサルコード 19、及び光源用コネクタ 18 の内部を通っており、光源用コネクタ 18 の後方から入射端 33a が露呈する。ライトガイド 33 は、多数の光ファイバ（例えば、石英からなる）を束ねて形成されたものである。

#### 【0025】

プロセッサ装置 11 には、患者基板 34 及びメイン基板 35 が設けられており、患者基板 34 には、画像形成回路 36、タイミング／ドライバ回路 37、これら画像形成回路 36 及びタイミング／ドライバ回路 37 を制御するサブコントローラ 38 が設けられている。メイン基板 35 には、検出データ付加回路 39、画像処理回路 40、判定回路 41、ROM 42（判定データ格納手段）、初期化回路 43、表示回路 44、及びプロセッサ装置 11 を統括的に制御するシステムコントローラ 45 が設けられている。電子内視鏡 10 の通信用コネクタ 17 がプロセッサ装置 11 に接続されたとき、CCD 20 は信号ライン 26 を介してタイミング／ドライバ回路 37 に接続され、A/D 30 は信号ライン 31 を介して画像形成回路 36 にそれぞれ接続される。

#### 【0026】

画像形成回路 36 は、デジタルの撮像信号から画像データを形成するための各種信号処理を行う。この画像形成回路 36 は、非プログラマブル集積回路からなる DSP (Digital Signal Processor) 46 から構成される。DSP 46 は、多数の演算器から構成され、上記各種信号処理を行う論理回路が 1 チップの中に納められている。画像形成回路 36 が行う信号処理としては、RGB 信号（撮像信号）を輝度信号及び色差信号に分離する色分離処理、分離された色差信号に対する擬色の除去処理、分離した輝度信号及び色差信号をマトリクス演算して RGB 信号からなる画像データを形成するマトリクス演算処理、及び上述したハニカム配列の CCD 20 の欠損画素を補間する画素補間処理、ゲイン補正、ホワイトバランス調整、ガンマ補正などを行う。

#### 【0027】

画像形成回路 36 では、タイミング／ドライバ回路 37 から出力される水平同期信号及び垂直同期信号に同期して上記信号処理を行う。例えば色分離処理を施す場合、水平同期信号及び垂直同期信号に同期して RGB 信号を輝度信号及び色差信号に分離して出力する。

#### 【0028】

なお、画像形成回路 36 が行う信号処理としては、これらのものに限らず、例えば、黒レベルを調整するレベル調整処理、表示または記憶に適した水平方向及び垂直方向の画素数に変換するサイズ変換処理などが含まれていてもよい。

#### 【0029】

画像形成回路 36 で形成された画像データは、検出データ付加回路 39 へ出力される。検出データ付加回路 39 では、画像データに検出データを付加する。本実施形態で画像データに付加する検出データとしては、図 4 に示すように、画像データの有効画素領域 47 のうち、後述する表示回路 44 でマスキングされる無効表示領域 47b に位置する所定の画素を、所定の色及び階調値とするように設定されており、例えば、画像データの 4 隅に近接する画素 48a～48d を、所定の色として R 色、階調値を最大値とする検出データを画像データに付加する。検出データ付加回路 39 で検出データが付加された画像データは、画像処理回路 40 へ出力される。

#### 【0030】

画像処理回路 40 は、FPGA 49 及び ROM 50 から構成される。FPGA 49 は、ROM 50 から論理回路プログラムを読み込むことにより論理回路の書き換えが可能なプログラマブル集積回路の一種であり、後述する初期化回路 43 によって初期化されたとき、ROM 50 から画像処理用の論理回路プログラムを読み込むことにより、論理回路を書き換える。これによって画像処理回路 40 に構築された論理回路は、検出データが付加された画像データに複数種の画像処理を実行する。なお、画像処理回路 40 は、FPGA に

10

20

30

40

50

限らずC P L D (Complex Programmable Logic Device) など他のプログラマブル集積回路を用いてもよい。

#### 【0031】

この画像処理回路40で画像データに施される画像処理としては、例えば、輪郭強調処理、あるいは特定の色や領域の強調処理、明度の調整処理などである。なお、患者基板34とメイン基板35とは、フォトカプラなどのアイソレーションデバイス(図示せず)を介して接続されている。これにより、電子内視鏡10とプロセッサ装置11とが絶縁分離される。

#### 【0032】

画像処理回路40で画像処理が施された画像データは、判定回路41へ出力される。R O M 4 2 には、画像処理回路40で行われる複数種の画像処理毎に対応する判定データが格納されている。判定回路41は、R O M 4 2 から所定の判定データを読み出し、この判定データと、画像処理が施された画像データとを照合して、画像処理回路40に異常があるか否かを判定する。異常が無い場合、判定回路41は画像データを表示回路44に出力し、異常がある場合、判定回路41は初期化指示信号を初期化回路43に出力する。

#### 【0033】

この判定回路41での照合に用いられる判定データとしては、画像処理回路40で実行される画像処理の内容に応じて、上述した検出データ48a~48dに画像処理が施された状態の画像データが記憶されている。この判定データと画像処理が施された画像データとを照合して、位置、色、階調が一致したときは異常なしと判定し、一致しなかったときは異常ありと判定する。

#### 【0034】

初期化回路43は、初期化指示信号を受けたとき、画像処理回路40を初期化する。本実施形態の場合、画像処理回路40がF P G A 4 9 で構成されているため、初期化処理としては、F P G A 4 9 に書き込まれている論理回路プログラムを消去し、R O M 5 0 から論理回路プログラムを再読み込みさせることにより、F P G A 4 9 に論理回路を構築させる。なお、初期化回路43は、上述したように判定回路41で異常ありと判定されたときその他、電源投入時にシステムコントローラ45から初期化指示信号が入力されたとき、画像処理回路40を初期化する。

#### 【0035】

表示回路44は、判定回路41から出力された画像データにマスキングを施すとともに、映像信号にエンコードして出力し、プロセッサ装置11にケーブル接続されたモニタ51(図1も参照)に内視鏡画像として表示させる。この表示回路44では、図4に示すように、画像データの有効画素領域47のうち、観察に適した円形状の観察領域47aの外側を無効表示領域47bとしてマスキングする。

#### 【0036】

タイミング／ドライバ回路37は、C C D 2 0 の蓄積電荷の読み出しタイミング、C C D 2 0 の電子シャッタのシャッタ速度などを制御するための駆動パルス(垂直／水平走査パルス等)、また画像形成回路36や画像処理回路40での各種信号処理を行うための水平同期信号及び垂直同期信号を生成する。

#### 【0037】

光源装置12は、照明光を発する光源52、集光レンズ53、光源制御回路54、光源装置12を統括的に制御するC P U 5 5 を備える。光源52から発せられる照明光は、集光レンズ53によって集光されてライトガイド33の入射端33aに導かれる。なお、光源52としては、キセノンランプなどの放電ランプが用いられるが、これに限らず、ハロゲンランプ、L E D (発光ダイオード)、蛍光発光素子ランプ、またはL D (レーザーダイオード)などを用いてもよい。

#### 【0038】

光源制御回路54は、電源スイッチ13が操作されたとき供給される電源電圧を変圧し、点灯スイッチ14が操作されたときC P U 5 5 から入力される点灯指示信号に応じて点

10

20

30

40

50

灯電力を供給して光源 5 2 を点灯させる。

【0039】

上記構成の作用について、図 5 のフローチャートを用いて説明する。電子内視鏡システム 2 で検査を行う際には、電子内視鏡 1 0 のコネクタ 1 7, 1 8 をプロセッサ装置 1 1 及び光源装置 1 2 に差し込み、プロセッサ装置 1 1 と光源装置 1 2 とを接続した状態でプロセッサ装置 1 1 の電源スイッチ 1 3 をオンする。電源スイッチ 1 3 をオンすると、プロセッサ装置 1 1 及び光源装置 1 2 の電源がオンになるとともに、プロセッサ装置 1 1 から電子内視鏡 1 0 へ電力が供給される。

【0040】

電子内視鏡 1 0 は、プロセッサ装置 1 1 からの電力供給によりオン状態となり、C C D 2 0 を起動して撮像を開始する。C C D 2 0 により出力された撮像信号は、A M P 2 8、C D S / P G A 2 9、A / D 3 0 でそれぞれ増幅、ノイズ低減、デジタル変換されて画像形成回路 3 6 へ出力される。画像形成回路 3 6 は、デジタルの撮像信号から画像データを形成して検出データ付加回路 3 9 へ出力する。検出データ付加回路 3 9 では、画像データの無効表示領域 4 7 b に検出データ 4 8 a ~ 4 8 d が付加される。検出データが付加された画像データは画像処理回路 4 0 で画像処理が施されて判定回路 4 1 へ出力される。

【0041】

そして、判定回路 4 1 は、画像処理回路 4 0 から送られた画像データと、R O M 4 2 から読み出した判定データとを照合し、これらが一致する場合、判定回路 4 1 は異常なしと判定して表示回路 4 4 へ画像データを出力する。表示回路 4 4 でマスキング処理された画像データは、モニタに表示され、使用者はモニタに表示された画像で、被検体内を観察することができる。

【0042】

一方、画像データと判定データとが一致しなかった場合、判定回路 4 1 は異常ありと判定して初期化指示信号を初期化回路 4 3 に送信する。初期化指示信号が入力された初期化回路 4 3 は、R O M 5 0 の論理回路プログラムを F P G A 4 9 に読み込ませ、画像処理回路 4 0 を初期化して論理回路を再構築させる。これによって、画像処理回路 4 0 が原因で、画像データに異常がある状態から、正常な状態に瞬時に復帰する。

【0043】

上述したように、画像データに異常がある場合、画像処理回路 4 0 を初期化しているので、従来のようにプロセッサ装置 1 1 の電源を一度落として再投入する場合よりも短時間で、確実に正常な状態に容易に復帰することができる。これにより、高周波メスなど駆動電圧の高い機器を近くで使用していてもノイズの影響を受けることなく安定してモニタに画像を表示しつづけることができる。

【0044】

上記実施形態では、表示回路 4 4 でマスキングされる無効表示領域 4 7 b に検出データ 4 8 a ~ 4 8 d を付加する構成としているが、本発明はこれに限らず、例えば、図 6 に示すように、C C D 2 0 で撮像して取得した画像データの有効画素領域 4 7 の外にダミー領域 5 6 を検出データとして付加するようにしてもよい。ダミー領域 5 6 は、例えば、有効画素領域 4 7 の垂直方向の画素数が 4 8 0 ラインだとすると 4 8 1 ライン目に設けられる。この 4 8 1 ライン目のダミー領域 5 6 を所定の色、輝度値にする。そして、このダミー領域 5 6 が正常に画像処理されているか判定回路 4 1 で判定する。なお、このダミー領域 5 6 は、表示回路 4 4 でマスキングするとき削除して表示用の画像データとしては出力しないようにする。

【0045】

また、上記実施形態では、画像処理回路 4 0 を F P G A 4 9 及び R O M 5 0 から構成しているが、図 7 に示すように、検出データ付加回路 3 9 についても F P G A 5 7 及び R O M 5 8 から構成するようにしてもよい。F P G A 5 7 は、R O M 5 8 から論理回路プログラムを読み込むことにより論理回路が構築される。この構成の場合、判定回路 4 1 が画像データに異常ありと判定したとき、初期化回路 4 3 が F P G A 4 9 とともに F P G A 5 7

10

20

30

40

50



を初期化してROM50及びROM58から、FPGA49及びFPGA57へ論理回路プログラムをそれぞれ再読み込みさせる。FPGA57の論理回路データが破壊されていた場合、判定回路41で異常と判定しても、FPGA49だけ初期化するだけでは、正常な状態に復帰しないが、FPGA57もFPGA49と同じく初期化するので、確実に正常な状態に復帰することができる。

#### 【0046】

上記実施形態においては、画像データに異常があると判定された場合、画像処理回路を初期化して、正常な状態に復帰させるようにしているが、本発明はこれに限るものではなく、異常があると判定された場合、画像形成回路36についても初期化を実行して正常な状態に復帰させる構成としてもよい。以下で説明する本発明の第2実施形態では、画像形成回路36から出力された画像データに異常があるとき、画像形成回路36を初期化する構成とする。この場合、図8に示すように、A/D30の出力側且つ画像形成回路36を構成するDSP46の入力側に配された検出データ付加回路59と、DSP46の出力側且つ検出データ付加回路39の入力側に配された判定回路60と、DSP46を初期化する初期化回路61とを設けている。検出データ付加回路59では、例えば、A/D30から出力されたデジタルの撮像信号に対して、所定位置のRとGの画素に対して、階調値が $R < G$ となる撮像信号を検出データとしてそれぞれ付加する。なお、この検出データが付加される所定位置としては、上記実施形態と同様、無効表示領域47bの画素である。

#### 【0047】

画像形成回路36を構成するDSP46は、電源投入後、単体で動作して各種信号処理を実行する。そこで、タイミング／ドライバ回路37からの垂直同期信号、水平同期信号と、DSP46の動作にズレが生じたとき、特にタイミング／ドライバ回路37の垂直同期信号に対してDSP46の動作にズレが生じた場合、画像データに異常が発生することがある。図9は、タイミング／ドライバ回路37からの垂直同期信号にDSP46が同期して正常に動作した場合（図9（A））、及びタイミング／ドライバ回路37からの垂直同期信号に対してDSP46の動作にズレが生じた場合、（図9（B））を示す概念図である。

#### 【0048】

図9（A）に示す正常な状態のときは、G色の撮像信号が並ぶ列62a, 62c, 62e・・・、R, B色の撮像信号が並ぶ列62b, 62d, 62f・・・が、水平同期信号Hに同期して交互に出力され、さらに水平同期信号Hに同期して出力された撮像信号が垂直同期信号Vに同期して各種信号処理が順次施されて出力される。

#### 【0049】

一方、図9（B）に示すように、タイミング／ドライバ回路37からの垂直同期信号に対して、DSP46の動作にズレが生じた場合の一例では、最初のG色の撮像信号が並ぶ列62aが飛ばされて、次のR, B色の撮像信号が並ぶ列62bを列62aと誤認識してしまい、列62aの撮像信号が信号処理が施されない状態となる。そして、DSP46はG色の撮像信号が並ぶ列62c, 62e・・・をR, B色の撮像信号が並ぶ列62b, 62d, 62fとして信号処理を施して出力してしまう。このように、ズレが生じることで、異なる位置、及び色の画素に基づいて画像データが形成されてしまうため、モニタ51には、位置及び色が正常な状態とは掛け離れた画像が表示されてしまう。

#### 【0050】

判定回路60は、画像データに対して、検出データを付加したときと同じ状態、すなわち、検出データとして付加した所定位置のRとGの画素が、階調値が $R < G$ となっているか否かを判定する。画像形成回路36が正常な状態のときは、この所定位置のRとGの画素は、階調値が $R < G$ のまま、正常な画像データとして出力されるが、上述したように画像形成回路36を構成するDSP46の動作が、タイミング／ドライバ回路37からの垂直同期信号に対してズレを生じた場合、G色の撮像信号が並ぶ列をR, B色の撮像信号が並ぶ列として信号処理を施して出力してしまうことがあるため、所定位置のRとGの画素に付加した検出データが逆の大きさの階調値、すなわち $R > G$ となってしまう。 よって

、判定回路 60 は、所定位置の画素の階調値が  $R < G$  のときは、異常なしと判定し、階調値が  $R > G$  のときは異常ありと判定する。異常が無い場合、判定回路 60 は画像データを出力し、異常がある場合、判定回路 60 は初期化指示信号を初期化回路 61 に出力する。

#### 【0051】

初期化回路 61 は、初期化指示信号を受けたとき、画像形成回路 36 を初期化する。本実施形態の場合、画像形成回路 36 が DSP 46 から構成されているため、初期化処理としては、タイミング／ドライバ回路 37 の垂直同期信号と同期するタイミングで DSP 46 をリセットする。なお、初期化回路 61 は、上述したように判定回路 60 で異常ありと判定されたとき、電源投入時にシステムコントローラ 45 から初期化指示信号が入力されたとき、画像形成回路 36 を構成する DSP 46 を初期化する。このようにして、画像データに異常がある場合、画像形成回路 36 を構成する DSP 46 を初期化しているので、上記実施形態と同様、プロセッサ装置 11 の電源を一度落として再投入する場合よりも短時間で、確実に正常な状態に容易に復帰することができる。

#### 【0052】

上記実施形態で例示した検出データの実体や付加位置は、本発明を限定するものではない。例えば、検出データとして、特定のマークを付加してもよく、観察領域 47a に付加してもよい。さらに、上記実施形態では、判定回路 41、60 で一回異常ありと判定してすぐに初期化回路 43、60 で初期化しているが、これに限らず、所定フレーム数を連続して異常ありと判定した場合に初期化する構成としてもよい。

#### 【0053】

なお、上記実施形態においては、画像形成回路 36 を非プログラマブル集積回路から、画像処理回路 40 をプログラマブル集積回路から構成しているが、これに限らず、画像形成回路 36 をプログラマブル集積回路から、画像処理回路 40 を非プログラマブル集積回路から構成してもよい。

#### 【0054】

また、上記実施形態においては、プロセッサ装置及び光源装置を別体にした構成を例に挙げているが、本発明はこれに限らず、プロセッサ装置と光源装置とを一体型にした構成としてもよい。さらに、上記実施形態では、電子内視鏡を例示しているがこれに限らず、超音波トランスデューサが先端部に一体化された超音波内視鏡にも適用することができる。

#### 【図面の簡単な説明】

#### 【0055】

【図 1】電子内視鏡システムの外観図である。

【図 2】電子内視鏡システムの電氣的構成の概略を示すブロック図である。

【図 3】ハニカム配列の CCD の構成の概略を示す平面図である。

【図 4】画像データに付加する検出データの一例を示す平面図である。

【図 5】被検体検査の流れを示すフローチャートである。

【図 6】図 4 とは異なる検出データの例を示す平面図である。

【図 7】検出データ付加回路を FPG A で構成する実施例を示すブロック図である。

【図 8】画像形成回路で形成される画像データに異常がある場合、画像形成回路を初期化する構成の実施例を示すブロック図である。

【図 9】画像形成回路が正常に動作する状態及び異常が発生した場合を示す概念図である。

#### 【符号の説明】

#### 【0056】

2 電子内視鏡システム

10 電子内視鏡

11 プロセッサ装置

12 光源装置

20 CCD

10

20

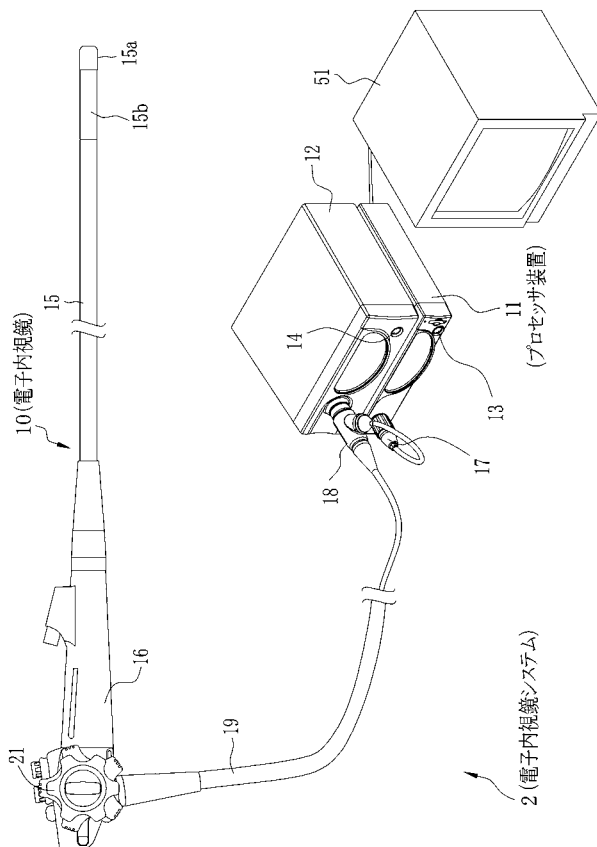
30

40

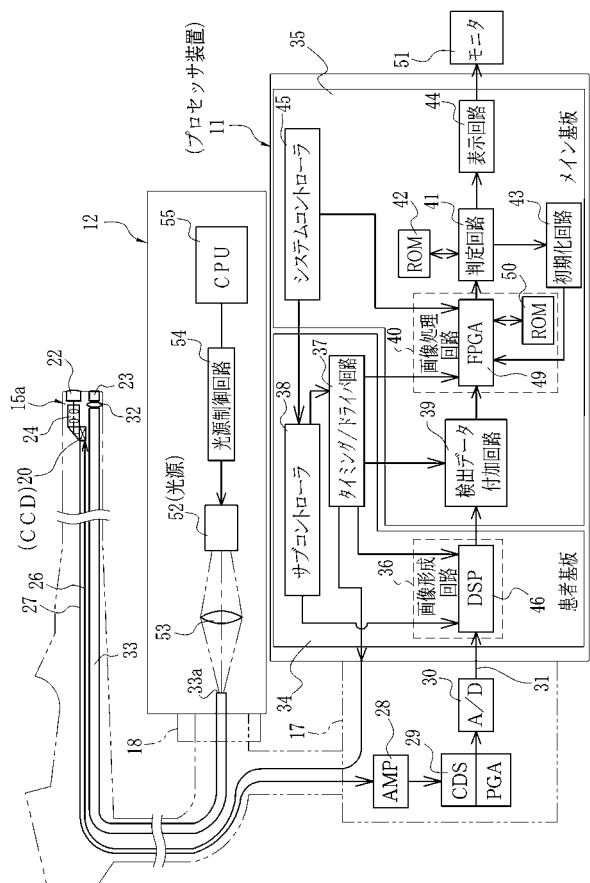
50

- |           |           |
|-----------|-----------|
| 3 6       | 画像形成回路    |
| 4 0       | 検出データ付加回路 |
| 4 0       | 画像処理回路    |
| 4 1       | 判定回路      |
| 4 3       | 初期化回路     |
| 4 6       | D S P     |
| 4 9 , 5 7 | F P G A   |

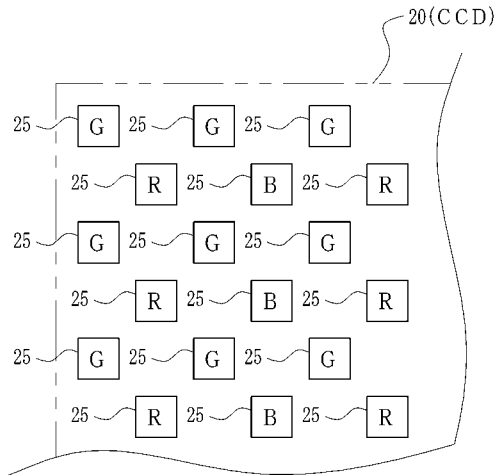
【図 1】



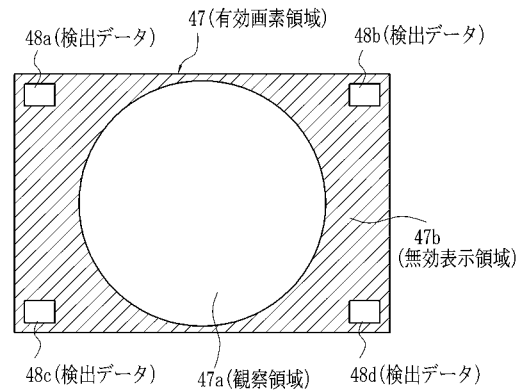
【図 2】



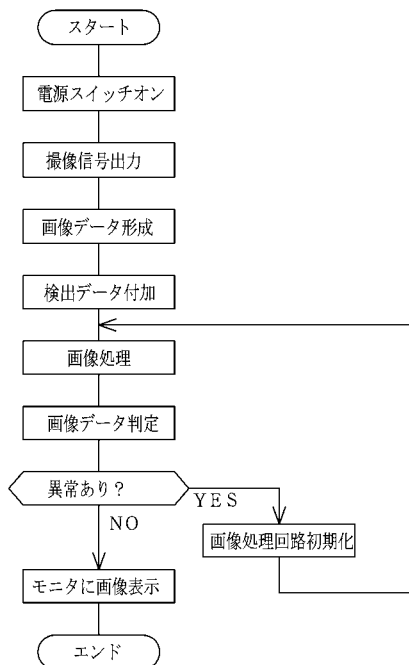
【図 3】



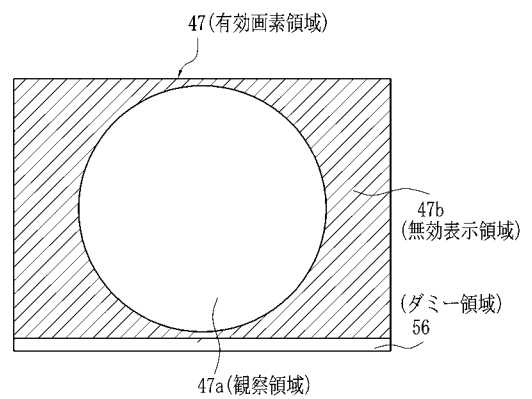
【図 4】



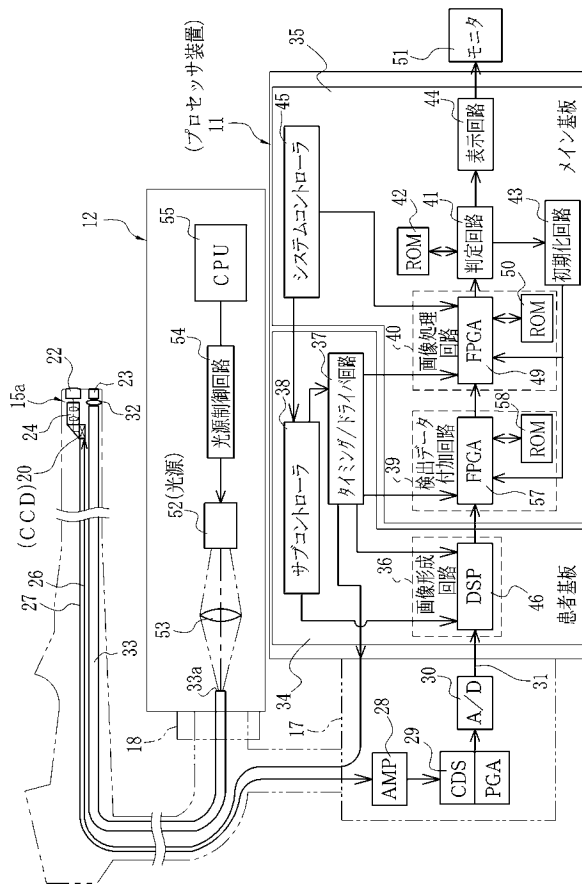
【図 5】



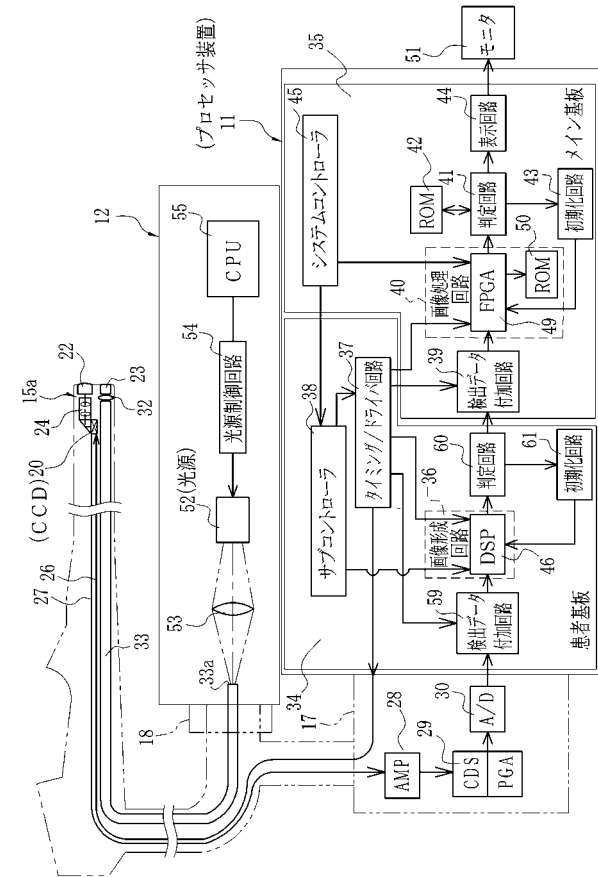
【図 6】



【図 7】

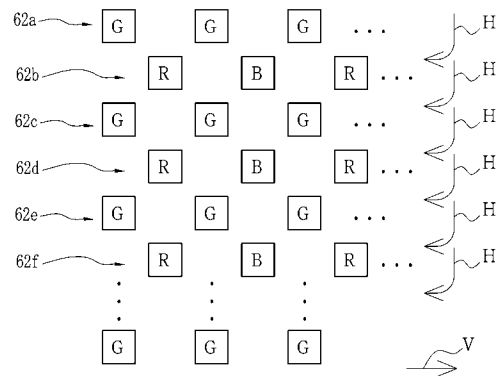


【图 8】

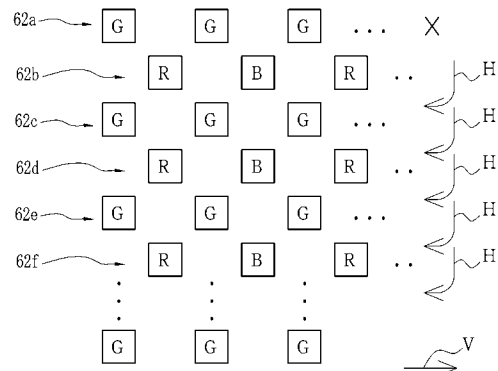


【图 9】

(A)



(B)



---

フロントページの続き

Fターム(参考) 4C061 CC06 JJ15 JJ17 NN05 SS18  
5B057 AA07 BA02 CA01 CA08 CA12 CA16 CE08 CH18 DA20 DC25  
DC32  
5C076 AA02 AA14

|                |                                                                                                                                                                                                                                                                                                                                           |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 内窥镜处理器设备                                                                                                                                                                                                                                                                                                                                  |         |            |
| 公开(公告)号        | <a href="#">JP2009225851A</a>                                                                                                                                                                                                                                                                                                             | 公开(公告)日 | 2009-10-08 |
| 申请号            | JP2008071801                                                                                                                                                                                                                                                                                                                              | 申请日     | 2008-03-19 |
| [标]申请(专利权)人(译) | 富士写真光机株式会社                                                                                                                                                                                                                                                                                                                                |         |            |
| 申请(专利权)人(译)    | 富士公司                                                                                                                                                                                                                                                                                                                                      |         |            |
| [标]发明人         | 松本一寿<br>林健太郎                                                                                                                                                                                                                                                                                                                              |         |            |
| 发明人            | 松本 一寿<br>林 健太郎                                                                                                                                                                                                                                                                                                                            |         |            |
| IPC分类号         | A61B1/04 G02B23/26 G06T1/00 G06T3/00 H04N1/387                                                                                                                                                                                                                                                                                            |         |            |
| FI分类号          | A61B1/04.370 G02B23/26.D G06T1/00.290.Z G06T3/00.300 H04N1/387 A61B1/04 A61B1/045.610 G06T5/50 G06T7/00.612 H04N1/387.110 H04N1/387.200                                                                                                                                                                                                   |         |            |
| F-TERM分类号      | 2H040/GA02 2H040/GA10 4C061/CC06 4C061/JJ15 4C061/JJ17 4C061/NN05 4C061/SS18 5B057/AA07 5B057/BA02 5B057/CA01 5B057/CA08 5B057/CA12 5B057/CA16 5B057/CE08 5B057/CH18 5B057/DA20 5B057/DC25 5B057/DC32 5C076/AA02 5C076/AA14 4C161/CC06 4C161/JJ15 4C161/JJ17 4C161/NN05 4C161/SS06 4C161/SS18 5L096/BA06 5L096/BA13 5L096/GA40 5L096/HA01 |         |            |
| 代理人(译)         | 小林和典<br>饭岛茂                                                                                                                                                                                                                                                                                                                               |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                 |         |            |

#### 摘要(译)

解决的问题：轻松返回正常执行图像处理的状态并执行稳定的图像显示。电子内窥镜系统2包括电子内窥镜10，处理器装置11和光源装置12。处理器装置11接收由电子内窥镜10的CCD 20拾取的图像拾取信号，并从该图像拾取信号，图像形成电路36，用于将检测数据添加到图像数据的检测数据添加电路39和图像形成图像数据。对数据进行图像处理的图像处理电路40，通过将图像处理后的图像数据与确定数据进行核对来确定图像数据是否异常的确定电路41，以及确定电路41确定存在异常。此时，提供了用于初始化构成图像处理电路40的FPGA 49的初始化电路43。在由初始化电路43初始化的FPGA 49中，从ROM 50重新加载逻辑电路程序以重建逻辑电路。[选择图]图2

